

# 基于 Xilinx 型 FPGA 系统单粒子效应评估方法研究

王 鹏<sup>1,2</sup>, 邹 彬<sup>2,3</sup>, 刘金枝<sup>1,2</sup>, 周丹阳<sup>1,2</sup>

(1. 中国民航大学安全科学与工程学院, 天津 300300; 2. 中国民航大学民航航空器适航审定技术重点实验室, 天津 300300;  
3. 中国民航大学电子信息与自动化学院, 天津 300300)

**摘 要:** Virtex-5 系列芯片没有官方提供的专用软错误缓解(Soft Error Mitigation, SEM)IP 核, 需自行设计故障注入系统. 本文选用 XC5VFX130T 型现场可编程门阵列(Field Programmable Gate Array, FPGA) 芯片利用单帧部分重构功能达到等同于 SEM IP 故障注入效果, 实现对 FPGA 电路系统的抗单粒子翻转能力评估测试. 利用逐位注入故障模式对 XC5VFX130T 型 FPGA 的配置位逐个注入故障, 获得待评估电路的敏感配置位信息; 对待测电路进行三模冗余防护加固, 利用累积故障注入模式连续随机注入模拟单粒子辐照试验环境, 得到待评估电路的功能中断截面, 进而实现对基于 XC5VFX130T 型 FPGA 系统的抗单粒子翻转加固效果的评估. 研究表明, 基准电路(移位寄存器链等)评估得到的功能中断截面与实际辐照试验中的功能中断截面曲线变化一致, 为机载电子的单粒子效应适航评估提供了支持.

**关键词:** FPGA(Field Programmable Gate Array); 部分重构; 单粒子翻转; 逐位注入; 三模冗余; 累积故障注入; 功能中断截面

中图分类号: TN406

文献标识码: A

文章编号: 0372-2112(2022)11-2716-06

电子学报 URL: <http://www.ejournal.org.cn>

DOI: 10.12263/DZXB.20211362

## Study on Single Event Effect Evaluation Method Based on Xilinx FPGA System

WANG Peng<sup>1,2</sup>, ZOU Bin<sup>2,3</sup>, LIU Jin-zhi<sup>1,2</sup>, ZHOU Dan-yang<sup>1,2</sup>

(1. School of Safety Science and Engineering, Civil Aviation University of China, Tianjin 300300, China;

2. Key Laboratory of Aircraft Airworthiness Certification Technology, Civil Aviation University of China, Tianjin 300300, China;

3. School of Electronic Information and Automation, Civil Aviation University of China, Tianjin 300300, China)

**Abstract:** The Virtex-5 series chips do not have an official soft error mitigation(SEM) IP core, so they need to design their own fault injection system. The XC5VFX130T field programmable gate array(FPGA) chip is selected to achieve the effect equivalent to SEM IP fault injection with the single-frame partial reconstruction function, and the single-event upset resistance of FPGA circuit system is evaluated and tested. The configuration bits of XC5VFX130T FPGA are injected one by one in bitwise injection fault mode to obtain the sensitive configuration bit information of the circuit to be evaluated. The test circuit was reinforced with three-mode redundancy protection, and the cumulative fault injection mode was used to simulate the single-particle irradiation test environment. The functional interruption section of the circuit to be evaluated was obtained, and then the anti-single-event upset reinforcement effect of XC5VFX130T FPGA system was evaluated. The study shows that the function interruption cross section of reference circuit such as shift register chain is consistent with the change of function interruption cross section curve of actual irradiation test, which provides support for the airworthiness evaluation of airborne electron with single event effect.

**Key words:** FPGA(Field Programmable Gate Array); partial reconstruction; single event upset; bit by bit injection; triple modular redundancy; cumulative fault injection; functional interruption cross section

## 1 引言

在空间辐射环境中, FPGA 电路系统极易发生单

粒子翻转, 给机载航空设备系统的可靠性带来风险. 目前对于单粒子效应<sup>[1]</sup>的研究手段主要有四种: 飞行

搭载<sup>[2]</sup>,高能粒子辐照,脉冲激光和故障注入<sup>[3]</sup>.张伟<sup>[4]</sup>利用激光照射方法但局限性较高.西班牙瓦伦西亚理工大学开发的 AFIT<sup>[5]</sup>、法国国家科学研究院开发的 Messaline<sup>[6]</sup>由于硬件条件的限制,也仅仅存在于管脚级注入.意大利都灵理工大学开发的 BOND<sup>[7]</sup>就是一个基于软件的故障注入工具.相较于其他方式,故障注入测试方法易实现,代价低<sup>[8]</sup>,可控性强且对器件无任何损伤效应<sup>[9]</sup>.针对静态随机存取存储器(Static Random-Access Memory, SRAM)型 FPGA 的模拟故障注入,陈志辉<sup>[10]</sup>等人提出的仿真平台仅应用于 FDP4 芯片.王晶<sup>[11]</sup>等人提出利用背板技术的软硬件协同仿真只能模拟一个高能粒子轰击发生的情况.

针对 SRAM 型 FPGA 的故障注入工具有 BYU、SLAAC、FLIPPER 等,此法获得的数据结果近似于辐照实验结果,但是其耗时很长.针对此问题,国外提出模块划分、码流解析及片内注入等方式<sup>[12]</sup>,但都不符合实际需求等原因限制了加速策略的应用范围,而国内的研究基本是延续了国外的注入方法. FPGA 器件配置结构的分析仅限于 Virtex-I 及 Virtex-II 等小规模器件. Virtex-5<sup>[13]</sup>作为一代高端高性能器件为有/无线通信、军事、航空航天工业系统提供了一个终极系统集成平台<sup>[14]</sup>,但目前 Virtex-5 没有官方提供 SEM IP.

本文选用 XC5VFX130T 型 FPGA 研究等效真实辐照试验环境故障注入的方法:一方面实现了在非辐照环境下进行逐位故障注入和累积故障注入的单粒子翻转效应的评估,能够对各种抗单粒子翻转加固措施的有效性进行无损伤的快速预评估测试,这与 SEM IP 实现故障注入达到的效果一致,虽然 Xilinx 发布的 SEM IP<sup>[15]</sup>本身具备纠正有限 SEU 软错误的能力,本文则通过三模冗余等方法进行容错设计,但是在实际工程应用中,SEM IP 源代码层级不公开,对用户设计开发研究设立了巨大阻碍;另一方面本文针对 XC5VFX130T 型 FPGA 芯片基于 Xilinx 官方提供的 FPGA 的部分重构功能,只需研究具体芯片部分重构命令的配置文件的细节<sup>[16]</sup>,就可实现故障注入. 5 系列<sup>[17]</sup>FPGA 的码流命令和码流内容的结构方式基本一致,使本文所得到的结论可以运用到其他 5 系列 FPGA,该方法可移植性好、灵活性高,可被广泛应用.

## 2 故障注入设计方案

本文突破 XC5VFX130T 型 FPGA 码流解析关键技术<sup>[18]</sup>和故障物理注入关键技术,采用向指定位置注入错误以及批量的故障注入<sup>[19]</sup>.通过故障注入、功能失效判断、故障修复的方式针对 XC5VFX130T 型 FPGA 的配置位连续随机注入故障<sup>[20]</sup>直至系统出现功能中断,由此获得待评估电路的功能中断截面.

### 2.1 SRAM 型 FPGA 中的单粒子翻转故障类型

配置存储器(Configuration Random Access Memory, CRAM)是 SRAM 型 FPGA 中最主要的 SEU 敏感资源.低能量传递线密度(Linear Energy Transfer, LET)入射导致的单粒子翻转(Single Event Upset, SEU)绝大多数为单比特翻转,当 LET>61.4 MeV·cm<sup>2</sup>/mg 时,单粒子多比特翻转(Multiple Bits Upset, MBU)占有 SEU 事件 40% 以上,且以 2 bit 翻转为主,3 bit 以上的翻转极少.多比特之间的位置往往不是随机的,比特的翻转具有相邻性<sup>[21,22]</sup>.

### 2.2 单粒子辐射条件参数数据库的获取

本文建立辐照环境参数(不同离子能量、不同注量率)与 FPGA 电路系统单粒子翻转的故障类型、数量和故障分布等特性之间的关系模型<sup>[23]</sup>,来准确模拟真实辐照环境.

威布尔函数是可靠性分析的理论基础<sup>[24]</sup>,利用威布尔函数评估 FPGA 单粒子效应敏感度,其概率密度为

$$f(x; \lambda, k) = \begin{cases} \frac{k}{\lambda} \left(\frac{x}{\lambda}\right)^{k-1} e^{-(x/\lambda)^k}, & x \geq 0 \\ 0, & x < 0 \end{cases} \quad (1)$$

由此引申而来重离子翻转截面随入射粒子 LET 变化的关系通常用如下的威布尔函数曲线进行拟合:

$$\sigma(\text{LET}) = \sigma_{\text{sat}} \left\{ 1 - \exp \left( - \left[ \frac{\text{LET} - L_0}{W} \right]^s \right) \right\} \quad (2)$$

在单粒子辐照试验中,用下述公式计算单粒子截面:

$$\sigma = \frac{N}{F} \quad (3)$$

其中,  $F$  是垂直入射时单位面积上入射粒子的总数,  $N$  是单粒子事件数.

根据上述计算方法,推导出本文单粒子功能中断截面的计算方法如式(4)、式(5)所示,其中  $N$  为待测电路发生单粒子功能中断的次数,  $n_i$  为发生第  $i$  次功能中断时注入的故障的数量,  $\bar{n}$  为待测电路发生  $N$  次功能中断的平均次数,  $\sigma$  为待测电路的单粒子功能中断截面.

$$\bar{n} = \frac{1}{N} \sum_{i=1}^N n_i \quad (4)$$

$$\sigma = \frac{1}{\bar{n}} \quad (5)$$

FPGA 电路系统功能中断截面的大小直接反映了电路系统抗单粒子翻转能力的大小,功能截面越小,电路抗单粒子翻转能力越强.

### 2.3 XC5VFX130T 型 FPGA 故障注入关键技术

本文采用单帧重构功能,每次只向器件内写入包含一位错误的一帧数据,极大的缩减注入所需的时间,

用最小的代价向 CRAM 中写入错误,提高故障注入的效率.

本文破解 XC5VFX130T 型 FPGA 配置码流中同步字、数据包和附加指令的组成形式,明确了帧地址的生成规则.通过配置接口向器件内写入相应的配置数据块实现单帧数据的重构.具体指令代码如表 1 所示.

表 1 配置数据相关指令

指令	配置数据	作用
CFG_OUT	1111000100	进入配置总线进行回读
CFG_IN	1111000101	进入配置总线进行配置
JPROGRAM	1111001011	与 PROGRAM 指令作用相同

### 3 故障注入测试

#### 3.1 逐位故障注入

逐位注入寻找并定位敏感的 CRAM,整体采用逐步缩小故障定位区间的原则,待发现电路功能出现异常时,定位单粒子翻转敏感 CRAM 的大致位置.比较保存文件中相应位置的比特位的值与原始值不同,翻转位的位置(行地址、列地址)与 Frame Number、Word Address 和 Bit Address 的对应关系如下:

$$\text{行地址} = 41 \times \text{Frame Number} + \text{Word Address} + 60$$

$$\text{列地址} = \text{Bit Address} + 1$$

计算出正确的翻转位置,得到单粒子翻转敏感配置位.

回读比对保存文件翻转位的位置:行地址第 500 行、列地址第 5 列,对应地在 Frame Number 为 10、Word Address 为 30、Bit Address 为 4. 试验花费时间较少,只需 33 min 就可以对敏感位的位置进行定位,实现对电路设计在空间应用中的可靠度进行评测.

#### 3.2 累积故障注入

在单比特故障、相邻列双比特故障情况下对 XC5VFX130T 型芯片测多个不同 LET 值下的单粒子效应截面,拟合出单粒子功能中断截面与重离子 LET 的关系曲线.

##### 3.2.1 模拟环境

试验参数设置如表 2 所示,设置不同的 LET 值、注量率等参数.

表 2 故障注入模拟环境

LET 值 (MeV·cm <sup>2</sup> /mg)	4.06, 9.01, 21.8, 42, 97
Fluence (ion/cm <sup>2</sup> )	10000000
Flux (ion/(s·cm <sup>2</sup> ))	100
SEU Type	Single, Adjacent Column

##### 3.2.2 测试对象

测试对象:基于 Xilinx FPGA 电路系统

测试电路:

电路 1:16×512 移位寄存器链电路

电路 2:三模冗余 16×512 移位寄存器链电路

#### 3.3 测试结果

两组电路分别在特定的 5 组 LET 值下进行 10 次 bit 数不同的 SEFI 故障注入,再对每组 LET 值下的 10 次试验结果取平均,得到未加固电路和加固电路的单粒子功能中断截面,试验数据如表 3 所示.

表 3 单比特故障注入试验数据

LET/(MeV·cm <sup>2</sup> /mg)	单比特功能中断截面	
	16×512 移位寄存器	TMR16×512 移位寄存器
4.06	0.000273	0.00018
9.01	0.001563	0.000345
21.8	0.00191	0.001312
42	0.002948	0.001637
97	0.011062	0.006562

如图所示对待测电路进行单比特累积故障注入,随着注量的增大,单粒子功能中断截面逐渐变大,单粒子翻转效应逐渐加强,容错技术对单粒子翻转现象有一定的缓解.

相邻列的两个配置位发生翻转所引起的故障试验方法同单比特故障注入试验.试验数据如表 4 所示.

表 4 多比特故障注入试验数据

LET/(MeV·cm <sup>2</sup> /mg)	相邻列双比特功能中断截面	
	16×512 移位寄存器	TMR16×512 移位寄存器
4.06	0.000686	0.000354
9.01	0.001864	0.000753
21.8	0.002355	0.001479
42	0.006959	0.004679
97	0.008258	0.008071

从图 1、图 2 的曲线变化中可以得出三模冗余的加固方式对单粒子翻转有一定的缓解,但不同故障类型对电路功能中断影响的效果是不同的,当 LET 达到 100 MeV·cm<sup>2</sup>/mg,单比特模式下三模冗余的容错效果

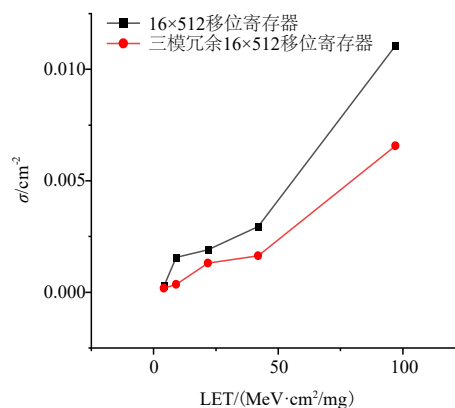


图 1 单粒子功能中断截面随 LET 值变化关系图(单比特故障注入试验)

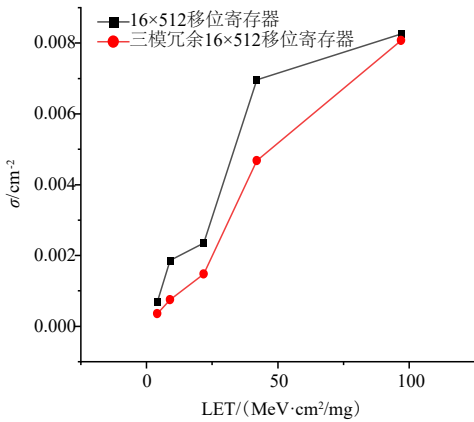


图2 单粒子功能中断截面随LET值变化关系图 (相邻列多比特故障注入试验)

障注入技术,对加固措施评估有着显著优势.

### 3.4 试验通用性验证

基于 Xilinx FPGA 电路系统选取不同于上述试验的 5 组不同 LET 值模拟重离子辐照下单粒子翻转试验,分别设定 5 种不同的试验类型:普通、TILL、SEM、DICE 以及 ST,得到不同类型寄存器的平均翻转截面,其结果如表 5 所示.

从图 3 中我们可以得出不同的加固方式对单粒子翻转的缓解程度是不同的,这是由于每种加固方式针对的 FPGA 物理架构技术层面以及发生翻转的故障原理不一样导致的,但每一种加固方式对单粒子翻转软错误只能实现缓解作用;5 种曲线变化趋势一致,也证明了 FPGA 电路系统单粒子翻转效应抗单粒子翻转能力评估测试方法的有效性,该故障注入方法具有良好的通用性.

明显更好. 本文实现 XC5VFX130T 型 FPGA 的累积故

表 5 不同类型寄存器的平均翻转截面

LET (MeV·cm <sup>2</sup> /mg)	翻转截面/(cm <sup>2</sup> /bit)				
	普通	TILL	SEM	DICE	ST
13.4	3.870E-08	0.000E+00	6.800E-09	4.300E-09	4.660E-09
22.5	4.710E-08	0.000E+00	1.570E-08	1.570E-08	1.420E-08
37.3	5.030E-08	0.000E+00	2.560E-08	2.270E-08	2.400E-08
42.0	5.050E-08	2.125E-09	2.630E-08	2.300E-08	3.000E-08
75.4	5.080E-08	1.813E-08	3.060E-08	2.420E-08	4.160E-08

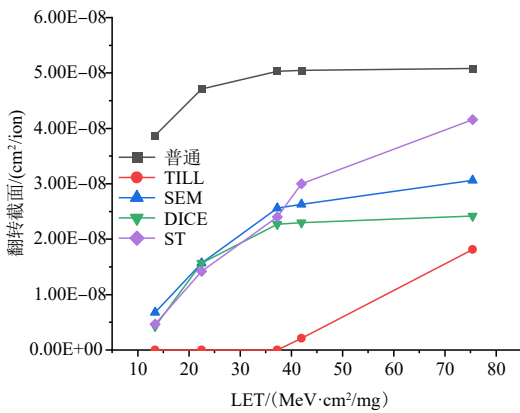


图3 芯片拟合的威布尔曲线

ergy、等效 Si 中射程 Range in Si 离子 LET、注量率 Flux, 如表 6 所示.

表 6 辐照环境参数

离子种类	能量/MeV	表面 LET 值/(MeV·cm <sup>2</sup> /mg)	硅中射程/μm
F	115	4.06	87.9
Si	143	9.01	54.5

故障注入试验中对待测 FPGA 上用户电路的运行状态实时监测,对 FPGA 中的配置电路码流进行回读比较,以评估抗单粒子效应性能. 每组试验进行 10 次,得到试验数据如表 7 所示.

表 7 未加固电路和加固电路的辐照试验故障注入数据

LET (MeV·cm <sup>2</sup> /mg)	16×512 移位寄存器功能中断截面	TMR16×512 移位寄存器功能中断截面
4.06	0.000212	0.000201
9.01	0.000657	0.000473

## 4 辐照试验测试

### 4.1 辐照试验设计

由于 XC5VFX130T 型 FPGA 采用倒装焊,硅衬底太厚,因此需要进行开盖和减薄,确保离子能够穿透到有源层,从而保证产生单粒子效应,这也是本文进行辐照试验的难点. 在测量厅里通过远程控制辐照效应测试系统对测试电路板上发生的单粒子辐照效应进行测量.

### 4.2 辐照试验结果

根据辐照试验环境设置 2 种重离子的能量 Ion En-

依据试验数据,按照威布尔函数的计算公式,得到未加固电路和加固电路的单粒子翻转功能中断截面. 曲线变化如图 4 所示.

从图 5 得到单粒子故障注入试验与单粒子辐照试验得到的功能中断截面随 LET 变化的趋势一致,实现

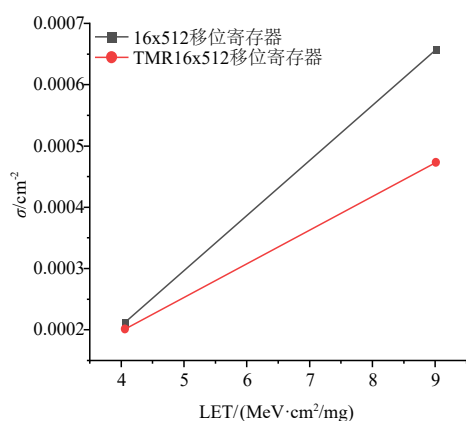


图4 加固与未加固电路单粒子功能中断截面随LET值变化关系图(单粒子辐照试验)

采用故障注入等效模拟的方法进行单粒子效应的测试研究。在相同注量率的条件下,故障注入试验比辐照试验发生单粒子翻转效应的效果更明显、三模冗余容错技术的缓解效果更好,导致两者现象差异的原因可能是因为故障注入试验是基于模拟环境设置,但辐照试验受环境温度、相关湿度以及离子种类差异等造成的影响。

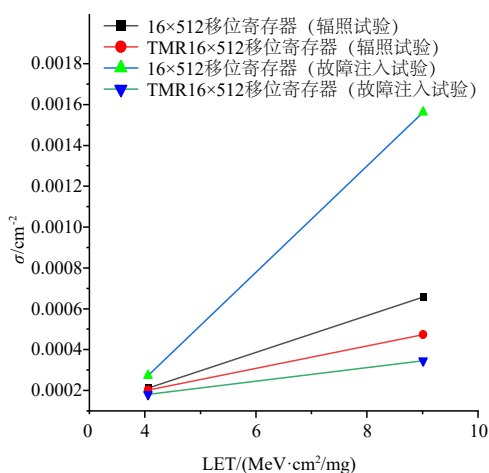


图5 加固与未加固电路功能中断截面辐照试验与故障注入试验的结果对比

## 5 结论

本文利用基于FPGA的单帧重构技术进行机载电子等效单粒子效应测试方法,试验过程易实现、代价低、可控性强且对器件无任何损伤效应,保障航空器机载电子设备在航空环境条件下运行的安全性和可靠性;本文实现对SRAM型FPGA进行单比特和相邻列双比特故障注入等效单粒子翻转效应的方法,实现对FPGA敏感位的确定,有助于在产品研发阶段验证防护性能、指导产品设计,从而支持航空电子设备芯片选

型;设置LET值、Flux注量对航空单粒子翻转效应进行模拟测试,进行了三模冗余防护加固措施的验证,在无损条件下实现对加固措施的评估,有效加固措施的有效性,为航空电子硬件的安全性评估提供可利用的数据和依据。

## 参考文献

- [1] ALDERIGHI M, MANCINI M, et al. A fault injection tool for SRAM-based FPGAs[C]//ANGELO S. 9th IEEE On-Line Testing Symposium. Kos: IEEE, 2016: 129-133.
- [2] 方金木. 航天应用FPGA可靠性设计技术研究[D]. 西安: 西安电子科技大学, 2014.
- [3] 王鹏, 芦浩, 刘金枝, 薛茜男, 金志威. 基于协同进化的航空高度单粒子翻转故障生成方法研究[J]. 现代电子技术, 2019, 42(16): 112-116, 121.
- [4] 张伟. 脉冲激光模拟半导体分立器件单粒子效应的实验研究[D]. 哈尔滨: 哈尔滨工业大学, 2013.
- [5] GIL P J, BLANC S. A fault hypothesis study on the TTP/C using VHDL-based and pin-level fault injection techniques [C]//BLANC S. 17th IEEE International Symposium on Defect and Fault Tolerance in VLSI Systems. Vancouver: IEEE, 2003: 63-79.
- [6] ARLAT J, COSTES A, CROUZET Y, et al. Fault injection and dependability evaluation of fault-tolerant systems[J]. Computers IEEE Transactions on, 1993, 42(8): 913-923.
- [7] BALDINI A, BENSO A, PRINETTO P. "Bond": An agents-based fault injector for windows NT[C]//CHIUSA-NO S. Proceedings IEEE International Symposium on Defect and Fault Tolerance in VLSI Systems. Yamanashi, Japan: IEEE, 2003: 111-123.
- [8] 杨道宁. SRAM型FPGA单粒子效应故障注入测试方法关键技术研究[D]. 长沙: 国防科学技术大学, 2013.
- [9] 王梦茹, 周珊, 薛盼盼, 孔璐, 王金波. 基于SEM IP和部分重配置的SRAM型FPGA单粒子故障注入[J]. 微电子学与计算机, 2021, 38(08): 8-12.
- [10] 陈志辉, 章淳, 王颖, 王伶俐. 一种FPGA抗辐射工艺映射方法研究[J]. 电子学报, 2011, 39(11): 2507-2512. CHEN Zhi-hui, ZHANG Chun, WANG Ying, WANG Ling-li. An FPGA robust technology mapping method[J]. Acta Electronica Sinica, 2011, 39(11): 2507-2512. (in Chinese)
- [11] 王晶, 荣金叶, 周继芹, 于航, 申娇, 张伟功. 软硬件协同设计的SEU故障注入技术研究[J]. 电子学报, 2018, 46(10): 2534-2538. WANG Jing, RONG Jin-ye, ZHOU Ji-qin, YU Hang, SHEN Jiao, ZHANG Wei-gong. The research on softwarehardware

co-designed SEU fault-injection technology[J]. Acta Electronica Sinica, 2018, 46(10): 2534-2538. (in Chinese)

- [12] JENN E, ARLAT J, RIMEN M, et al. Fault injection into VHDL models: the MEFISTO tool[C]//KARLSSON J. Proceedings of IEEE 24th International Symposium on Fault-Tolerant Computing. Austin, Texas: IEEE, 1994: 66-75.
- [13] Xilinx 发布 65nm Virtex-5 系列 FPGA[J]. 电子产品世界, 2006, 12: 61-62.
- [14] 高丽丽. 基于 Xilinx V5 的 SAR-GMTI 若干关键技术的实现[D]. 西安: 西安电子科技大学, 2012.
- [15] 张皓, 裴玉奎. SRAM 型 FPGA 中 SEM IP 核的验证与自动注错方法[J]. 半导体技术, 2017, 42(03): 223-228, 240.
- [16] JOHNSON E, CAFFERY M, GRAHAM P, et al. Accelerator validation of an FPGA SEU simulator[J]. IEEE Transactions on Nuclear Science, 2015, 50(6): 2147-2157.
- [17] Xilinx, Inc. Virtex-5 FPGA configuration user guide[EB/OL]. (2020-07-28) [2021-9-07]. [https://china.xilinx.com/content/dam/xilinx/support/documentation/user\\_guides/ug191.pdf](https://china.xilinx.com/content/dam/xilinx/support/documentation/user_guides/ug191.pdf).
- [18] 支天, 杨海钢, 蔡刚, 秋小强, 李天文, 王新刚. 嵌入式存储器空间单粒子效应失效率评估方法研究[J]. 电子与信息学报, 2014, 36(12): 3035-3041.
- [19] 吴圣陶. SRAM 型 FPGA 单粒子翻转效应的故障注入系统研究[D]. 西安: 西安电子科技大学, 2011: 7-8.
- [20] 宋凝芳, 秦姣梅, 潘雄, 江云天. SRAM 型 FPGA 单粒子效应逐位翻转故障注入方法[J]. 北京航空航天大学学报, 2012, 38(10): 1285-1289.
- [21] BENTOUTOU Y. A real time EDAC system for applications onboard earth observation small satellites[J]. IEEE Transactions on Aerospace and Electronic Systems, 2012, 48(1): 648-657.
- [22] ZHANG R, XIAO L, LI J, et al. A fault injection platform supporting both SEU and multiple SEUs for SRAM-Based FPGA[J]. IEEE Transactions on Device and Materials Reliability, 2018, 18(4): 599-605.
- [23] 黄建国, 韩建伟, 林云龙, 黄治, 路秀琴, 张新, 符长波. 一种 SEU 实验数据的处理方法[J]. 空间科学学报, 2002, 22(03): 268-274.
- [24] MURTHY D N P, BULMER M, ECCLESTON J A. Weibull model selection for reliability modeling[J]. Reliability Engineering & System Safety, 2004, 86(3): 257-267.

### 作者简介



王 鹏 男, 1982 年 8 月出生于新疆. 现为中国民航大学工信部-民航局适航审定技术与管理研究中心副主任、博士生导师. 主持和承担 C919 等各类型号攻关等横向课题近 20 项, 发表论文 40 余篇, 出版专著 3 部, 译著 1 部, 获批和申请专利授权 10 项.

E-mail: pwang\_cauc@163.com



邹 彬(通讯作者) 女, 1997 年 4 月出生于山东省威海市. 现为中国民航大学研究生. 主要研究方向为机载电子设备硬件设计.

E-mail: bzou\_2015@163.com



刘金枝 女, 1988 年 9 月出生于河北省沧州市. 现为中国民航大学讲师. 主要研究方向为航电设备适航.

E-mail: ljzhebut@126.com



周丹阳 女, 1997 年 3 月出生于河南省洛阳市. 现为中国民航大学研究生. 主要研究方向为机载电子设备硬件设计.

E-mail: geekzdy@163.com